

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-326150

(43)Date of publication of application : 25.11.1994

(51)Int.Cl.

H01L 21/60

(21)Application number : 05-133972

(71)Applicant : SONY CORP

(22)Date of filing : 12.05.1993

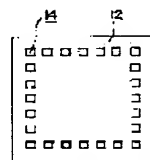
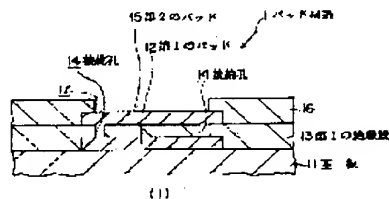
(72)Inventor : TANAKA SOICHIRO

## (54) PAD STRUCTURE

## (57)Abstract:

PURPOSE: To improve the reliability of a semiconductor device, and to reduce the occupied area of multilayer pad structure by lowering the quantity of charges charged up to a pad in a lower layer at the time of reverse sputtering at a time when a pad in an upper layer is formed.

CONSTITUTION: A first pad 12 is formed onto a substrate 11, a first insulating film 13 is shaped under the state in which the first pad 12 is covered, connecting holes 14 are formed to the first insulating film 13 on the side peripheral side of the first pad 12, and a second pad 15 connected to the first pad 12 through the connecting holes 14 is formed onto the first insulating film 13. A plurality of the connecting holes 14 are shaped. The connecting holes 14 are formed under the state in which the first insulating film 13 on the central section of the first pad 12 is surrounded continuously. A pad structure consists of either one structure or both structure in pad structure, and the pad structure may be constituted of three layers or more of pads.



## LEGAL STATUS

[Date of request for examination] 14.12.1999

[Date of sending the examiner's decision of rejection] 05.02.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開 号

特開平6-326150

(43)公開日 平成6年(1994)11月25日

(51)Int.Cl.

H 0 1 L 21/60

識別記号

庁内整理番号

F I

技術表示箇所

3 0 1 P 6918-4M

審査請求 未請求 請求項の数3 F D (全 5 頁)

(21)出願番号 特願平5-133972

(22)出願日 平成5年(1993)5月12日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 田中 荘一郎

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

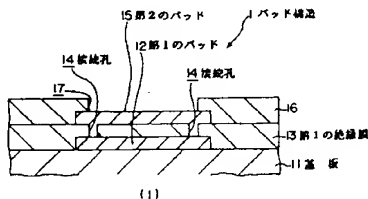
(74)代理人 弁理士 船橋 國晴

(54)【発明の名称】 パッド構造

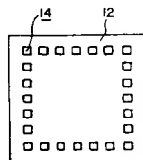
(57)【要約】

【目的】 本発明は、上層のパッドを形成する際の逆スバッタ時における下層のパッドにチャージアップされる電荷量の低減を図ることにより、半導体装置の信頼性を高める。さらに多層パッド構造の占有面積の低減を図る。

【構成】 基板11上に第1のパッド12が形成されていて、それを覆う状態に第1の絶縁膜13が形成され、第1のパッド12の側周面上の第1の絶縁膜13には接続孔14が形成されていて、接続孔14を通して第1のパッド12に接続する第2のパッド15が第1の絶縁膜13上に形成されているものである。上記接続孔14は、複数設けられている。または第1のパッド12の中央部上の第1の絶縁膜13を連続的に囲む状態に設けられている。また上記パッド構造のうちのいずれか一方の構造または両方の構造よりなるもので、3層以上のパッドでパッド構造を構成してもよい。



(1)



(2)

図1の実施例の要略断面図および接続孔のレイアウト図

1

〔特許請求の範囲〕

〔請求項1〕 基板上に形成した第1のパッドと、前記第1のパッドを覆う状態に形成した絶縁膜と、前記第1のパッドの側周面上の絶縁膜に形成した接続孔と、

前記接続孔を通して前記第1のパッドに接続するもので、前記絶縁膜上に形成した第2のパッドとよりなることを特徴とするパッド構造。

〔請求項2〕 請求項1記載のパッド構造において、前記接続孔は、前記第1のパッドの側周面上の絶縁膜に形成した複数の孔よりなる、または前記第1のパッドの中央部上の前記絶縁膜を連続的に囲む状態に設けたものよりなることを特徴とするパッド構造。

〔請求項3〕 請求項1または請求項2記載のパッド構造のうちのいずれか一方の構造または両方の構造よりなるもので、3層以上のパッドで構成したことを特徴とするパッド構造。

〔発明の詳細な説明〕

〔0001〕

〔産業上の利用分野〕 本発明は、半導体装置のボンディングパッドまたはプローブ試験用パッド等に用いられるパッド構造に関するものである。

〔0002〕

〔従来の技術〕 従来の多層配線構造におけるボンディングパッド等のパッド構造を、図4の概略断面図により説明する。図に示すように、基板81上には、1層目の配線層で形成される第1のパッド82が設けられている。この第1のパッド82を覆う状態に、上記基板81上には絶縁膜83が成膜されている。また上記第1のパッド82上の絶縁膜83には開口部84が形成されている。そして2層目の配線層で形成される第2のパッド85が、上記開口部84を通して上記第1のパッド82に接続されている。さらに上記第2のパッド85を覆う状態にして上記第1の絶縁膜83上には第2の絶縁膜86が形成されている。また上記第2のパッド85上の上記第2の絶縁膜86には開口部87が形成されている。

〔0003〕

〔発明が解決しようとする課題〕 しかしながら、上記のようなパッド構造では、第1のパッドと第2のパッドとの接触面積が大きいために、第2のパッドを形成する2層目の配線層を成膜する際に逆スパッタを行った場合には、2層目の配線層に電荷がチャージされることにより、この2層目の配線層に接続されている第1のパッドに電荷がチャージされる。このため、例えば第1のパッドに接続されている素子に悪影響が生じる。

〔0004〕 また上記パッド構造をボンディングパッドに用いた場合には、図5に示すように、第1のパッド82上の絶縁膜83に形成される開口部84の段差88の影響によって、第2のパッド85の平坦部89が狭くなる。この平坦部89はボンディングワイヤ91が接続さ

2

れる部分になるので、所定の面積を確保しなければならない。そのため、上記平坦部89の面積を確保するために、第1のパッド82は、およそ第2のパッド85の膜厚 $w$ の2倍、すなわち $2w$ だけ大きく形成しなければならない。

〔0005〕 さらに、パッド構造が3層あるいは4層以上になると、パッド上の平坦部はさらに狭くなるので、第1のパッド82はさらに大きく形成しなければならない。また高容量化したデバイスでは、ボンディングパッド数が非常に多くなるので、第1のパッド82の面積の増加は、半導体装置の形成面積の増加になる。したがって、半導体装置の小型化が阻害されることになる。

〔0006〕 本発明は、パッド形成時におけるチャージアップを防止し、かつパッドの小型化を図るのに優れたパッド構造を提供することを目的とする。

〔0007〕

〔課題を解決するための手段〕 本発明は、上記目的を達成するためになされたパッド構造である。すなわち、基板上に第1のパッドが形成されていて、それを覆う状態に絶縁膜が形成されている。そして第1のパッドの側周面上の絶縁膜には接続孔が形成されていて、この接続孔を通して第1のパッドに接続する第2のパッドが当該絶縁膜上に形成されているものである。

〔0008〕 上記接続孔は、第1のパッドの側周面上の絶縁膜に形成した複数の孔よりなる、または第1のパッドの中央部上の絶縁膜を連続的に囲む状態に設けたものよりなるものである。

〔0009〕 上記パッド構造のうちのいずれか一方の構造または両方の構造よりなるもので、3層以上のパッドで構成したものである。

〔0010〕

〔作用〕 上記パッド構造では、第1のパッドの側周面上の絶縁膜に形成した接続孔を通して第1のパッドと第2のパッドとを接続し、上記接続孔は、第1のパッドの側周面上の絶縁膜に複数の孔を形成してなる、または第1のパッドの中央部上の絶縁膜を連続的に囲む状態に設けてなることにより、第1のパッドと第2のパッドとの接触面積が小さくなる。このため、第2のパッドになる2層目の配線層を成膜する際に逆スパッタを行っても、2層目の配線層にチャージアップされた電荷が第1のパッドにチャージされなくなる。

〔0011〕 また上記パッド構造では、接続孔の幅は狭く形成されることにより、接続孔内とともに絶縁膜上に配線層を形成しても、配線層の上面はほぼ平坦化される。このため、3層以上のパッド構造でも、接続孔の段差の影響を受けることなく、最上層のパッドの上面は平坦化される。このため、最上層のパッドの面積をボンディング領域として設計することが可能になるので、最下層のパッドは、従来のパッド構造のように、配線層の膜厚分を考慮して最下層のパッドの面積を大きく設計する

必要がない。したがって、パッド構造の占有面積が低減される。

【0012】

【実施例】本発明の第1の実施例を図1の概略断面図および接続孔のレイアウト図により説明する。図では、

(1)に概略断面図を示し、(2)に接続孔のレイアウト図を示す。

【0013】図に示すように、基板11上には第1のパッド12が形成されている。この第1のパッド12は、例えばアルミニウム系金属よりなる第1層目の配線層（図示せず）で形成される。上記第1のパッド12を覆う状態にして、上記基板11上には第1の絶縁膜13が形成されている。

【0014】上記第1のパッド12の側周側面上の上記第1の絶縁膜13には、複数の接続孔14が形成されている。また上記各接続孔14を通して上記第1のパッド12に接続する第2のパッド15が上記第1の絶縁膜13上に形成されている。

【0015】さらに上記第2のパッド15を覆う状態にして、上記第1の絶縁膜13上には第2の絶縁膜16が形成されている。また上記第2のパッド15の上記第2の絶縁膜16には開口部17が形成されている。上記の如くに、パッド構造1が構成されている。なお上記接続孔14は、同心状にかつ複数列に配置することも可能である。

【0016】上記パッド構造1では、第1のパッド12の側周側面上の第1の絶縁膜13に形成した複数の接続孔14を通して第1のパッド12と第2のパッド15とを接続したことにより、第1のパッド12と第2のパッド15との接触面積が小さくなる。このため、第2のパッド15になる2層目の配線層を成膜する際に逆スパッタを行っても、2層目の配線層にチャージアップされた電荷が第1のパッド12にチャージされ難くなる。

【0017】また上記パッド構造1では、各接続孔14の幅は狭く形成されることにより、各接続孔14内とともに第1の絶縁膜13上に配線層（図示せず）を形成しても、配線層の上面はほぼ平坦化される。したがって、第2のパッド15の上面も、接続孔14の段差の影響をほとんど受けることなく平坦化される。このため、配線層の膜厚分を考慮して第1のパッド12の面積を大きく設計する必要がないので、パッド構造1の占有面積は低減される。

【0018】次に第2の実施例を図2の概略断面図および接続孔のレイアウト図により説明する。本パッド構造は、上記図1で説明したパッド構造1において、接続孔14の形状および配置が異なるものである。したがって、上記図1で説明したと同様の構成部分には同一符号を付す。なお図では、(1)に概略断面図を示し、(2)に接続孔のレイアウト図を示す。

【0019】図に示すように、基板11上には第1のバ

ッド12が形成されている。この第1のパッド12は、例えばアルミニウム系金属よりなる第1層目の配線層（図示せず）で形成される。上記第1のパッド12を覆う状態にして、上記基板11上には第1の絶縁膜13が形成されている。

【0020】上記第1のパッド12の側周側面上の上記第1の絶縁膜13には、第1のパッド12の中央部上の上記絶縁膜13を連続的に囲む状態に接続孔18が形成されている。また上記接続孔18を通して上記第1のパッド12に接続する第2のパッド15が上記第1の絶縁膜13上に形成されている。

【0021】さらに上記第2のパッド15を覆う状態にして、上記第1の絶縁膜13上には第2の絶縁膜16が形成されている。また上記第2のパッド15の上記第2の絶縁膜16には開口部17が形成されている。上記の如くに、パッド構造2が構成されている。なお上記接続孔18は、同心状にかつ複数に形成することも可能である。

【0022】上記パッド構造2では、上記第1の実施例と同様に、第1のパッド12と第2のパッド15との接触面積が小さくなる。このため、第2のパッド15になる2層目の配線層を成膜する際に逆スパッタを行っても、2層目の配線層にチャージアップされた電荷が第1のパッド12にチャージされ難くなる。また接続孔18の幅を狭く形成することにより、その段差の影響をほとんど受けないので、パッド構造2の占有面積は低減される。

【0023】次に第3の実施例を図3の概略断面図により説明する。本パッド構造は、上記図1で説明したパッド構造1を用いて、3層のパッド構造を形成したものである。したがって、上記図1で説明したと同様の構成部分には同一符号を付す。

【0024】図に示すように、基板11上には第1のパッド12が形成されている。この第1のパッド12は、例えばアルミニウム系金属よりなる第1層目の配線層（図示せず）で形成される。上記第1のパッド12を覆う状態にして、上記基板11上には第1の絶縁膜13が形成されている。

【0025】上記第1のパッド12の側周側面上の上記第1の絶縁膜13には、複数の第1の接続孔19が形成されている。また上記各第1の接続孔19を通して上記第1のパッド12に接続する第2のパッド15が上記第1の絶縁膜13上に形成されている。さらに上記第2のパッド15を覆う状態にして、上記第1の絶縁膜13上には第2の絶縁膜16が形成されている。

【0026】上記第2のパッド15の側周側面上の上記第2の絶縁膜16には、複数の第2の接続孔20が形成されている。また上記各第2の接続孔20を通して上記第2のパッド15に接続する第3のパッド21が上記第2の絶縁膜16上に形成されている。

【0027】さらに上記第3のパッド21を覆う状態にして、上記第2の絶縁膜16上には第3の絶縁膜22が形成されている。また上記第3のパッド21上の上記第3の絶縁膜22には開口部23が形成されている。上記の如くに、パッド構造3が構成されている。

【0028】上記パッド構造3における第1、第2の接続孔19、20は、例えば、第1の接続孔19を第1の実施例で説明した接続孔14と同様の構成にし、第2の接続孔20を第2の実施例で説明した接続孔18と同様の構成にしてもよい。また、第1、第2の接続孔19、20とも第2の実施例で説明した接続孔18と同様の構成にしてもよい。

【0029】また上記パッド構造3では、各第1、第2の接続孔19、20の幅は狭く形成されることになるので、2層目、3層目の配線層の上面はほぼ平坦化される。したがって、各2層目、3層目の配線層で形成される第2、第3のパッド15、21の上面は平坦化される。このように、3層以上のパッド構造でも、各第1、第2の接続孔19、20の段差の影響を受けることなく、最上層の第3のパッド21の上面は平坦化される。このため、最上層の第3のパッド21の面積をボンディング領域として設計することが可能になるので、最下層の第1のパッド12は、従来のパッド構造のように、各第2、第3の配線層の膜厚分を考慮して最下層の第1のパッド12の面積を大きく設計する必要がない。よって、パッド構造の占有面積が低減される。

【0030】上記各実施例で説明したパッド構造1、2、3を、例えばボンディングパッドに用いる場合には、各接続孔14、18、第1、第2の接続孔19、20は、最上層のパッド（例えば実施例1、2の場合には第2のパッド15、実施例3の場合には第3のパッド21）のボンディングワイヤの接続領域に重ならないように配置されることが望ましい。

【0031】

【発明の効果】以上、説明したように本発明によれば、第1のパッドと第2のパッドとを接続する接続孔が、第1のパッドの側周側上の絶縁膜に形成した複数の孔よりなる、または第1のパッドの中央部上の絶縁膜を連続的に貫通状態に形成したものよりなるので、第1のパッドと第2のパッドとの接触面積を小さくできる。このた

め、第2のパッドになる2層目の配線層を成膜する際に逆スパッタを行っても、2層目の配線層にチャージアップされた電荷が第1のパッドにチャージされ難くなるので、チャージアップによる第1のパッドに接続されている素子への悪影響を低減することができる。よって、本パッド構造を用いた半導体装置の信頼性の向上が図れる。

【0032】また上記接続孔の幅は狭く形成することができるので、接続孔の段差の影響を受けることなく、第2のパッドおよびそれより上層のパッドの各上面を平坦に形成することができる。このため、最上層のパッドの開口部より露出する部分をボンディング領域として設計することが可能になるので、最下層のパッドは、従来のパッド構造のように、配線層の膜厚分を考慮して面積を大きく設計する必要がない。したがって、パッド構造の占有面積を低減できるので、半導体装置の小型化が図れる。

【図面の簡単な説明】

【図1】第1の実施例の概略断面図および接続孔のレイアウト図である。

【図2】第2の実施例の概略断面図および接続孔のレイアウト図である。

【図3】第3の実施例の概略断面図である。

【図4】従来例の概略断面図である。

【図5】課題の説明図である。

【符号の説明】

1 パッド構造

2 パッド構造

3 パッド構造

11 基板

12 第1のパッド

13 第1の絶縁膜

14 接続孔

15 第2のパッド

16 第2の絶縁膜

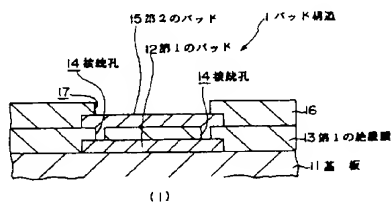
18 接続孔

19 第1の接続孔

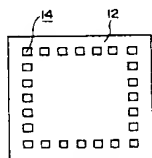
20 第2の接続孔

21 第3のパッド

【図1】



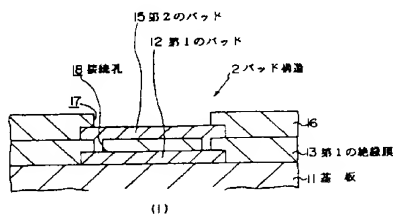
(1)



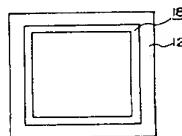
(2)

第1の実施例の概略断面図および接続孔のレイアウト図

【図2】



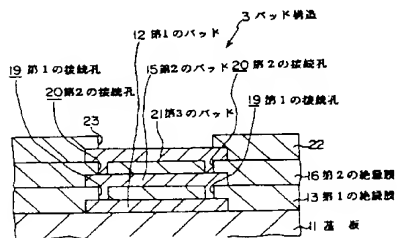
(1)



(2)

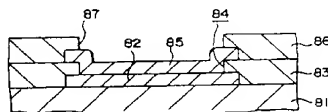
第2の実施例の概略断面図および接続孔のレイアウト図

【図3】



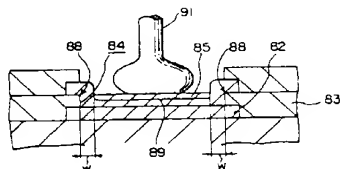
第3の実施例の概略断面図

【図4】



変形例の概略断面図

【図5】



図面の説明図